

AMPLITUDE PHASE CONTROL CIRCUIT FOR HIGH FREQUENCY SIGNAL

Publication number: JP3165603

Publication date: 1991-07-17

Inventor: TANAKA AKIO

Applicant: NIPPON ELECTRIC CO

Classification:

- International: H01P5/12; H01P5/04; H01P5/12; H01P5/04; (IPC1-7):
H01P5/04

- European:

Application number: JP19890305496 19891124

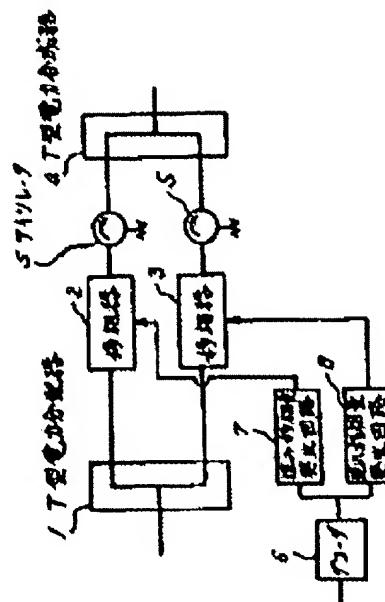
Priority number(s): JP19890305496 19891124

[Report a data error here](#)

Abstract of JP3165603

PURPOSE: To control the phase of a high frequency signal to a prescribed value and to control the amplitude without giving effect on the phase by dividing an input high frequency signal equally and controlling the phase of both the signals independently so that the synthesized output signal resulting from both the signals has a desired phase.

CONSTITUTION: An inputted high frequency signal is divided equally into two by a power distributor 1, they are inputted respectively to phase shifters 2, 3, where they are subject to phase control and they are synthesized by a power synthesizer 4, and the phase control is implemented in a way that the output high frequency signal of the power synthesizer 4 has a desired amplitude and phase. That is, the information of the amplitude and phase to be provided to the output high frequency signal of the power synthesizer 4 is fed externally to a decoder 6 as a control signal, the decoder 6 forms the amplitude control variable and the phase control variable upon the receipt of the control signal and they are outputted to a lag phase quantity generating circuit 8 and a lead phase quantity generating circuit 7. The circuits 7, 8 control the output of the phase shifters 2, 3 to control the phase and amplitude of the output high frequency signal expressed in the vector sum. Thus, the amplitude is controlled without giving effect onto the phase of the output high frequency signal.



Data supplied from the **esp@cenet** database - Worldwide

⑫ 公開特許公報 (A)

平3-165603

⑬ Int. Cl. 5
H 01 P 5/04識別記号
H 01 P 5/04府内整理番号
8626-5 J

⑭ 公開 平成3年(1991)7月17日

審査請求 未請求 請求項の数 1 (全5頁)

⑤ 発明の名称 高周波信号の振幅・位相制御回路

⑥ 特願 平1-305496

⑦ 出願 平1(1989)11月24日

⑧ 発明者 田中 昭夫 東京都港区芝5丁目33番1号 日本電気株式会社内

⑨ 出願人 日本電気株式会社 東京都港区芝5丁目7番1号

⑩ 代理人 弁理士 八幡 義博

明細書

1. 発明の名称

高周波信号の振幅・位相制御回路

2. 特許請求の範囲

入力された高周波信号を2等分して出力する電力分配器と；この電力分配器の2出力それぞれの位相を各別に対応する移相制御信号に従って制御する2つの移相器と；この2つの移相器の出力を合成する電力合成器と；外部から与えられる制御信号であって前記電力合成器の出力高周波信号が具備すべき振幅と位相を示す制御信号を受けて振幅制御値と位相制御値とを出力するデコーダと；前記振幅制御値と前記位相制御値とを受けて、前記出力高周波信号の前記位相から適宜遅れた位相を与える遅れ移相量を決定しそれに基づき形成した前記移相制御信号を前記2つの移相器の一方へ出力する遅れ移相量発生回路、および、前記出力高周波信号の前記位相から適宜遅んだ位相を与えるべく前記移相量と同量の進み移相量を決定しそれに基づき形成した前記移相制御信号

を前記2つの移相器の他方へ出力する進み移相量発生回路と；を備えたことを特徴とする高周波信号の振幅・位相制御回路。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は高周波信号の振幅・位相制御回路に関する。

(従来の技術)

高周波信号の振幅および位相を制御する回路としては、従来、例えば第5図に示すように、電力増幅器10の前後に移相器9、可変減衰器11を設け、あるいは、第6図に示すように、電力増幅器10の前段に移相器9と可変減衰器11とを直列に設け、振幅を可変減衰器11で制御し、位相を移相器9で制御するようにした回路が知られている。

(発明が解決しようとする課題)

しかし、高周波信号の振幅と位相を可変減衰器と移相器を用いて制御する場合には次のような問題がある。

まず、可変減衰器により振幅を制御すると、可

変換装置の挿入位相が変化するので、出力高周波信号が所要の位相となるように移相器を制御しても、振幅制御量を変える毎に可変減衰器の挿入位相の変化分をさらに補正しなければならず、制御が繁雑化する。

また、高周波信号の増幅器としてC級の電力増幅器を用いる場合が往々にしてある。この場合、増幅器の入力段で振幅制御すると、振幅可変範囲を広くできず、また出力信号の位相を変化させてしまうので、出力段で振幅制御する必要がある。しかし、高周波信号の振幅を電子的に高速で可変する場合に使用されるPINダイオードは耐電力性が低いので、C級電力増幅器の出力段に可変減衰器として用いることができない。つまり、従来では、電力の高い出力段で高速に振幅制御できる可変減衰器の開発が望まれている。

本発明は、このような問題に鑑みなされたもので、その目的は、位相に影響を与えずに振幅制御ができ、かつ、高電力高周波信号であってもその振幅と位相を制御できる高周波信号の振幅・位相

制御回路を提供することにある。

〈課題を解決するための手段〉

前記目的を達成するために、本発明の高周波信号の振幅・位相制御回路は次の如き構成を有する。

即ち、本発明の高周波信号の振幅・位相制御回路は、入力された高周波信号を2等分して出力する電力分配器と；この電力分配器の2出力それぞれの位相を各別に対応する移相制御信号に従って制御する2つの移相器と；この2つの移相器の出力を合成する電力合成器と；外部から与えられる制御信号であって前記電力合成器の出力高周波信号が具備すべき振幅と位相を示す制御信号を受けて振幅制御値と位相制御値とを出力するデコーダと；前記振幅制御値と前記位相制御値とを受けて、前記出力高周波信号の前記位相から適宜量遅れた位相を与える遅れ移相量を決定しそれに基づき形成した前記移相制御信号を前記2つの移相器の一方へ出力する遅れ移相量発生回路、および、前記出力高周波信号の前記位相から適宜量進んだ位相を与えるべく前記移相量と同量の進み

移相量を決定しそれに基づき形成した前記移相制御信号を前記2つの移相器の他方へ出力する進み移相量発生回路と；を備えたことを特徴とするものである。

（作用）

次に、前記の如く構成される本発明の高周波信号の振幅・位相制御回路の作用を説明する。

入力された高周波信号は電力分配器にて2等分され、それぞれ対応する移相器に入力して移相制御を受け電力合成器で合成されるが、移相制御は電力合成器の出力高周波信号が所望の振幅と位相を具備するように行われる。

即ち、電力合成器の出力高周波信号が具備すべき振幅と位相の情報は制御信号として外部からデコーダに供給されるようになっている。この制御信号を受けてデコーダは振幅制御値と位相制御値とを形成し、それを遅れ移相量発生回路と進み移相量発生回路とへ出力する。

そこで、遅れ移相量発生回路では、出力高周波信号の位相から適宜量遅れた位相を与える移相量

を決定し、それに出力高周波信号と入力高周波信号間の移相量を加えて所定の移相制御信号を形成し、それを2つの移相器の一方へ与える。

また、進み移相量発生回路では、前記遅れ移相量と同量の進み移相量を決定し、その進み移相量から出力高周波信号と入力高周波信号間の移相量を差し引いて所定の移相制御信号を形成し、それを他方の移相器へ与える。

出力高周波信号は2つの移相器の出力のベクトル和で与えられるので、出力高周波信号の位相と振幅が制御される。その際に、各移相器では、出力高周波信号の位相に対し等しい移相量ずつもって対応する入力信号の位相を進還制御する。入力高周波信号の振幅を $|X|$ とすれば各移相器の入力信号振幅は $\frac{|X|}{2}$ であるから、出力高周波信号の振幅 $|Y|$ は $|Y| = 2 \cdot \frac{|X|}{2} \cdot \cos \theta$ となり、出力高周波信号の位相とは無関係に制御される。

斯くして、本発明によれば、入力高周波信号を所定の位相に制御して出力できるとともに、その出力高周波信号の位相に影響を与えることなく振

幅を制御することができる。

(実施例)

以下、本発明の実施例を添付図面を参照して説明する。

第1図は本発明の第1実施例回路を示す。第1実施例に係る高周波信号の振幅・位相制御回路は、T型電力分配器1、移相器2、移相器3、T型電力合成器4、アイソレーター5、デコーダ6、進み移相量発生回路7および遅れ移相量発生回路8で基本的に構成されている。

T型電力分配器1に入力された高周波信号は2等分され、それぞれ対応する移相器2および移相器3へ入力する。移相器2は進み移相量発生回路7から移相制御信号を受け、また移相器3は遅れ移相量発生回路8から移相制御信号を受け、それぞれ入力信号について所要の移相制御をする。そして、移相器2と同3の出力はアイソレーター5を介してT型電力合成器4へ入力し合成される。

即ち、T型電力合成器4からは振幅と位相が制御された高周波信号が出力される。なお、アイソ

$|B| = \frac{|A|}{2}$ ）、ベクトルB'は移相器3の出力信号（振幅 $|B'| = \frac{|A|}{2}$ ）である。図示例では、ベクトルBはベクトルCから $+\phi_2$ の進み位相、ベクトルB'はベクトルCから $-\phi_2$ の遅れ位相であり、その結果、振幅 $|C|$ のベクトルCが形成されることを示してある。なお、振幅 $|C|$ は $|C| = 2 \cdot |B| \cdot \cos \phi_2$ である。但し、伝送損失は無視している。

さて、デコーダ6が外部から与えられる制御信号から読み取る振幅制御値は $|C| / |A|$ 、位相制御値は ϕ_2 である。これが進み移相量発生回路7と遅れ移相量発生回路8に供給される。

進み移相量発生回路7および遅れ移相量発生回路8では、振幅制御値 $|C| / |A|$ に基づき移相量 ϕ_2 を伝送路の損失を考慮して計算する。そして、進み移相量発生回路7では、移相量 ϕ_2 に位相 ϕ_1 を加え、それを移相制御信号として移相器2へ与える。一方、遅れ移相量発生回路8では、位相 ϕ_1 から移相量 ϕ_2 を差し引き、それを移相制御信号として移相器3へ与える。

レータ5はT型電力合成器4で合成されずに反射された信号を吸収する回路である。

一方、デコーダ6では、T型電力合成器4の出力高周波信号が具備すべき振幅と位相を示す制御信号が外部から与えられるので、それから振幅制御値と位相制御値を読み取り、それらを進み移相量発生回路7と遅れ移相量発生回路8とへ出力する。

そして、進み移相量発生回路7と遅れ移相量発生回路8は入力された振幅制御値と位相制御値に基づき前記移相制御信号を発生する。

以下、第2図を参照して具体的に説明する。第2図は各信号の振幅と位相の関係を表すベクトル図である。ベクトルAはT型電力分配器1の入力高周波信号（振幅 $|A|$ ）である。この入力高周波信号の位相を基準にして、それから位相 ϕ_1 離れてT型電力合成器4の出力高周波信号（振幅 $|C|$ ）のベクトルCを示してある。このベクトルCはベクトルBと同 B' のベクトル和である。即ち、ベクトルBは移相器2の出力信号（振幅

$|B| = \frac{|A|}{2}$ ）、ベクトルB'は移相器3の出力信号（振幅 $|B'| = \frac{|A|}{2}$ ）である。図示例では、ベクトルBはベクトルCから $+\phi_2$ の進み位相、ベクトルB'はベクトルCから $-\phi_2$ の遅れ位相であり、その結果、振幅 $|C|$ のベクトルCが形成されることを示してある。なお、振幅 $|C|$ は $|C| = 2 \cdot |B| \cdot \cos \phi_2$ である。但し、伝送損失は無視している。

さて、デコーダ6が外部から与えられる制御信号から読み取る振幅制御値は $|C| / |A|$ 、位相制御値は ϕ_2 である。これが進み移相量発生回路7と遅れ移相量発生回路8に供給される。

進み移相量発生回路7および遅れ移相量発生回路8では、振幅制御値 $|C| / |A|$ に基づき移相量 ϕ_2 を伝送路の損失を考慮して計算する。そして、進み移相量発生回路7では、移相量 ϕ_2 に位相 ϕ_1 を加え、それを移相制御信号として移相器2へ与える。一方、遅れ移相量発生回路8では、位相 ϕ_1 から移相量 ϕ_2 を差し引き、それを移相制御信号として移相器3へ与える。

である。電力分配器12は信号発生器14からの高周波信号を複数のアンテナモジュール15における各電力増幅器10に分配出力する。また、ビーム制御器16からのビーム走査制御信号は複数のアンテナモジュール15における各デコーダ6に供給される。これにより、各電子アンテナ13から放射される電磁波の振幅と位相の分布が制御される。

次に、第4図は第2実施例回路を示す。この第2実施例回路は、2等分配する電力分配器にウィルキンソン型電力分配器17を用い、電力合成と反射波の吸収回路としての両機能を行うものとして終端抵抗器20を備えるハイブリッド型カップラ18を用い、さらにハイブリッド型カップラ18において2つの入力信号が出力端までの伝送路差によって位相に差を生ずるのを補正するために補正移相量発生回路19を付加したものである。

動作は第1実施例と同様であるからその説明は省略する。

(発明の効果)

以上説明したように、本発明の高周波信号の振

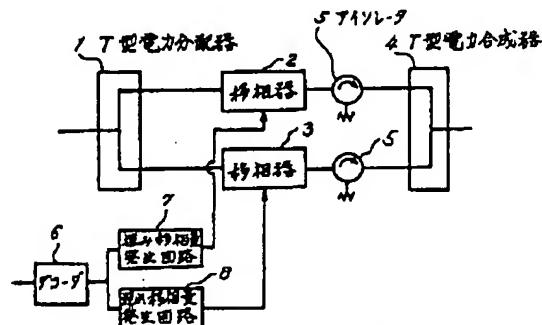
および第6図は従来例回路の構成ブロック図である。
 1 …… T型電力分配器、 2, 3 …… 移相器、
 4 …… T型電力合成器、 5 …… アイソレータ、
 6 …… デコーダ、 7 …… 進み移相量発生回路、
 8 …… 遅れ移相量発生回路、 9 …… 移相器、
 10 …… 電力分配器、 13 …… 電子アンテナ、
 14 …… 信号発生器、 15 …… アンテナモジュール、
 16 …… ビーム制御器、 17 …… ウィルキンソン型
 電力分配器、 18 …… ハイブリッド型カップラ、
 19 …… 補正移相量発生回路、 20 …… 終端抵抗器、

幅・位相制御回路によれば、入力高周波信号を2等分し、両信号の合成出力信号が所要の位相となるような移相量とその位相を中心とする遅れ移相量とを一方の信号に、その遅れ移相量と同量の進み移相量とを他方の信号にそれぞれ与えて両信号を合成し、かつ、それらの移相量を独立に制御できるようにしたので、高周波信号を所要の位相に制御できると同時に、その制御する位相に変化を与えることなく振幅を制御できる効果がある。

また、移相器は耐電力性の高いものであるから、C級電力増幅器のように振幅の制御が難しい回路の出力側において用いることができ、高出力の振幅制御を高速に行うことができる。

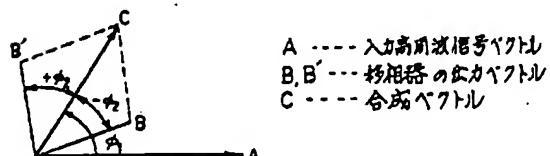
4. 図面の簡単な説明

第1図は本発明に係る高周波信号の振幅・位相制御回路たる第1実施例回路の構成ブロック図、第2図は各信号の位相と振幅の関係図（動作説明図）、第3図は第1実施例回路の応用例としてのアレイアンテナの構成ブロック図、第4図は本発明の第2実施例回路の構成ブロック図、第5図お



第1実施例回路

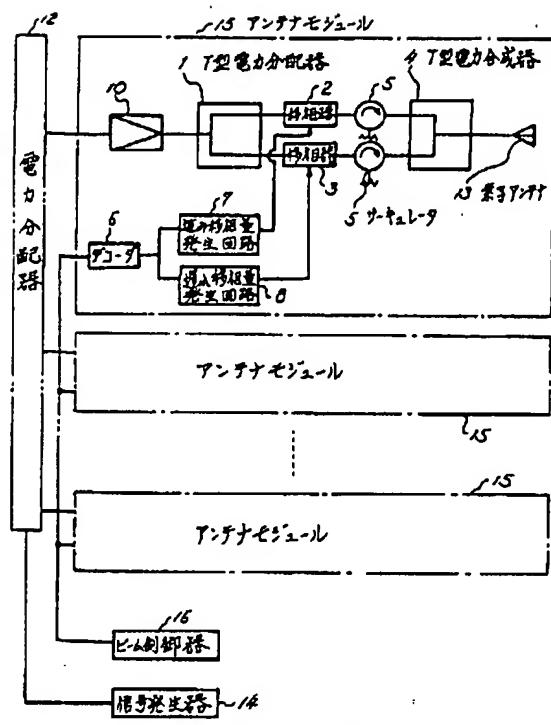
第1図



各信号の位相と振幅の関係図

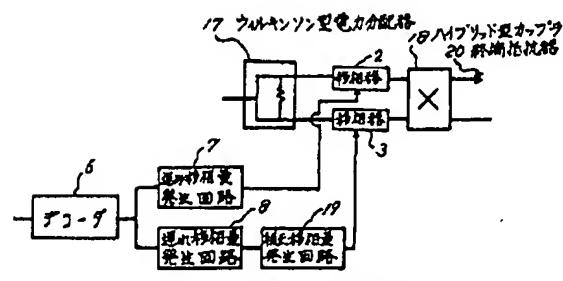
第2図

代理人弁理士 八橋義博



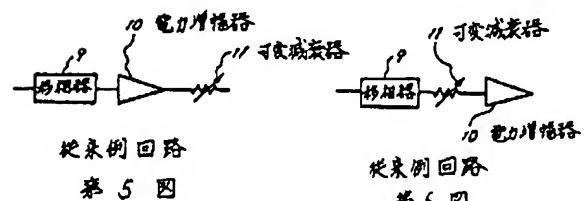
第1実施例回路の応用例

第3図



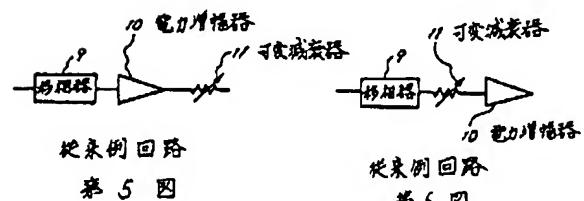
第2実施例回路

第4図



第3実施例回路

第5図



第4実施例回路

第6図